

NYHL felületén kialakított RF áramköri elemek illesztésének kutatása és oktatása

Készítette: Dr. Farkas Ferenc, Szűcs Zoltán, Szabó Péter és Magi Dániel
Budapesti Műszaki és Gazdaságtudományi Egyetem, Elektronikus Eszközök Tanszéke
H-1521 Budapest, Goldmann György tér 3.

1. Bevezetés

A kutatómunka során alapvetően a Low Voltage Differential Signaling nevű jelvezetési stratégiával ismerkedtünk meg. Célunk az volt, hogy elvégezzük különféle elrendezések szimulációját, az eredmények összehasonlítása a single-ended jelátvitellel és a tapasztalatok összegzése, majd következtetések levonása. Ezek elvégzéséhez a Mentor Graphics ExpeditionPCB és a HyperLynx Simulation Software tervezőrendszereket használtuk.

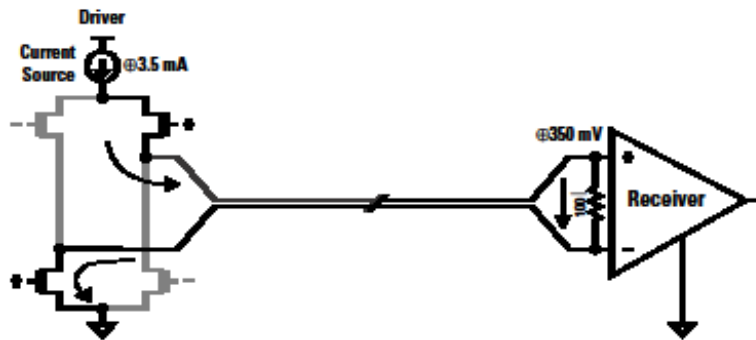
A szimulációk fő iránya, hogy felfedjék a két módszer előnyeit-hátrányait a másikkal szemben, ilyenek lesznek az áthallások, illetve a különböző jelvezetések közti terjedési idők meghatározása, valamint információkat szeretnénk kapni azzal kapcsolatban, hogy mire érdemes odafigyelni az LVDS kommunikációt megvalósító tervezésnél.

2. Low Voltage Differential Signaling (LVDS) - Kisfeszültségű Differenciális Jelvezetés

Napjainkban, az adatátvitelben egyre fontosabb szempont a nagy sebesség és a kis energiafelhasználás. Ez az igény eleinte az űrkutatásban, de mára a hétköznapi életben is megjelent. Például a hordozható elektronikai eszközök terén a kis tápfeszültségű működésre egyre nagyobb a kereslet, a fogyasztás és az elektromágneses sugárzás csökkentésének érdekében. A nagy sebességre hasonlóan magas igények vannak, hiszen a video és audio eszközök is nagyon nagy mennyiségű adatot produkálnak. Ennek hatására fejlődött ki az LVDS. Sebességük néhány 100Mbit/s-tól pár Gbit/s-ig terjed.

A differenciális jelvezetés az információátvitel egy olyan módja, ahol a jelet és annak negáltját két külön jelvezetőn juttatják el az adótól a vevőig. A vevő a két jel közti potenciálkülönbséget olvassa le, ami nem függ a két jel földtől mért feszültségének nagyságától, emiatt a kis eltérések a vevő és az adó földpotenciáljai között (közös módusú zajok) nem befolyásolják a jel érzékelhetőségét. Mind analóg, mind digitális jelek átvitelére alkalmas módszer. Általában a kis feszültségkülönbségek hátulütője, hogy a jelek zajvédelme csökken, de a differenciális jelátvitel ezt a problémát képes mérsékelni, hiszen a zajimmunitása kétszeres az egyvezetékű módszerhez képest. A legelterjedtebb a csavart érpár használata. A jó zajvédelemnek köszönhetően az LVDS technológiában tudnak kis feszültségkülönbségeket használni. Ez egy hatalmas előny, hiszen a nagyobb sebességet és alacsonyabb fogyasztást lehetetlen elérni kis feszültségkülönbségek nélkül [1].

Az LVDS kommunikáció során (1. ábra) az adó 3.5mA árammal hajtja meg a differenciális vezetőpárt. A vevő belső ellenállása nagy, így az áram jelentős része a 100Ohm-os lezáró ellenálláson folyik keresztül, ami körülbelül 350mV feszültségesést hoz létre a vevő bemenetén. Amikor az adó vált, az áram folyásának iránya megfordul az ellenálláson, létrehozva az új logikai értéket.



1. ábra LVDS kommunikáció

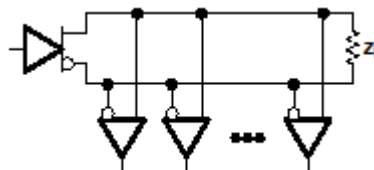
2.1. LVDS adatátviteli módok

1. A **Point-to-Point** rendszerben egy adó (driver) és egy vevő (receiver) vesz részt az adatátvitelben. A jelátvitel egyirányú, a kommunikáció simplex.



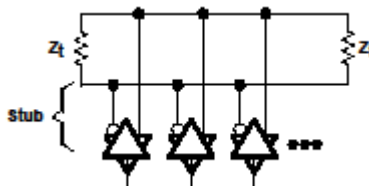
2. ábra Point-to-Point konfiguráció

2. A **Multidrop** rendszerben szintén egy adó van jelen, de több vevő van hozzá csatlakoztatva, egyirányú jelátvitel jellemzi az elrendezést.



3. ábra Multidrop konfiguráció

3. A végső elrendezés a **Multipoint**, ahol több adó és több vevő van összekapcsolva egy vonalon. A fő különbséget a több adó miatti versenyhelyzet jelenti. Kétirányú half-duplex kommunikáció megy végbe. Kettős lezárást kell alkalmaznunk az adók változó helye miatt.



4. ábra Multipoint konfiguráció

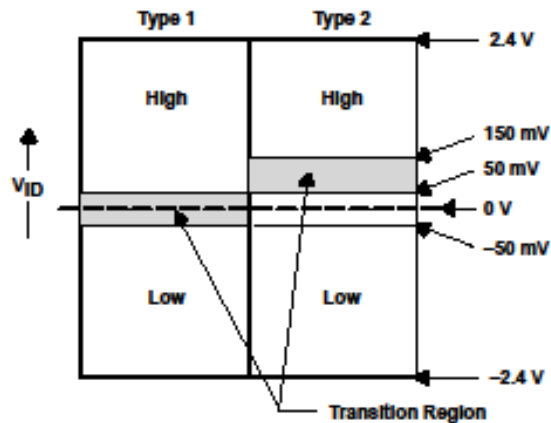
Az LVDS technológia alapvetően soros jelátvitelre lett kialakítva és eredetileg csak a point-to-point rendszert tervezték meg. Ahol a vevőknek átlagosan elhanyagolható $\tilde{\square}\square$ szivárgási árama volt. Azonban ez a veszteség felértékelődött, amikor több vevő jelent meg, ezért fejlesztésre volt szükség. Multipoint rendszer esetében nagyobb offset feszültségre van szükség. Ez a megnövekedett feszültség tartomány teszi lehetővé több driver jelenlétét egy buszon [3].

2.2. Az LVDS vevők típusai

Az M-LVDS szabvány a vevők két csoportját különbözteti meg:

Type-1: -50mV alatt alacsonynak, +50mV felett magasnak definiálja a jelet. Nagysebességű jelekhez alkalmazzák, pl. adat és órajelek.

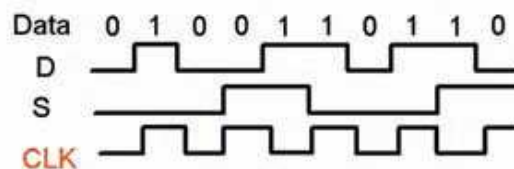
Type-2: +50mV alatt alacsony, +150mV felett magasnak definiálja a jelet. Alacsonyabb sebességű jelekhez, pl. irányító jelek.



5. ábra Type1 és Type2 vevő

2.3. A Data-Strobe kódolás

Az adatokat továbbíthatjuk Data-Strobe (adatengedélyező) kódolással. Ez két jelvezetéken (data, strobe) történik, úgy hogy az adatvonalon az adat legalacsonyabb bitjével kezdve sorosan kiküldésre kerül, és a strobe vonalon akkor változik a jel, ha az adatvonal nem változott. Így egy egész bitidőnyi csúszás (skew) engedhető meg a két jel között szemben az órajeles megoldás fél bitidős skew-toleranciájával. A vételi órajelet a D és S jelekből XOR logikai művelet segítségével kaphatjuk. Ekkor az órajelet lefutó és felfutó éle is egy-egy bejövő adatbitet jelent.



6. ábra Data-Strobe kódolás

Nyomtatott áramköri panel tervezése

A tesztekhez szükséges egy olyan tesztpanel tervezése, amelyeken megvalósítható egy adó és egy vevő-, közötti nagy-megbízhatóságú LVDS illesztési stratégia szerinti vezetékes kommunikáció. Mindemellett ezeken a tesztpanelokon helyett kell kapnia single-ended vezetékpáraoknak is, hogy össze tudjuk hasonlítani az eredményeinket a differenciális jelvezetési stratégia szerinti szimulációkkal

A tesztekhez az alábbi szimulációkat végeztük el mind LVDS és single ended jelvezetés esetében:

- Áthallás mérése két single-ended vonal között: a vezetékeket együtt vezetve 15cm-en, egyenes vonalban 100 μ m, 125 μ m és 150 μ m távolságra egymástól
- Terjedési idők közti különbség egy 15cm hosszú single-ended egyenes vonal és egy ugyanolyan hosszú kanyargó vonal között minimum 2mm távolságban

- Viák terjedési idejének kimérése: referenciavonal egyenes, és mellette legalább 2mm-re olyan vonal, amin viák vannak elhelyezve, vagyis a vezeték függőlegesen kanyarog, de ugyanolyan hosszú a viákkal együtt, mint az egyenes

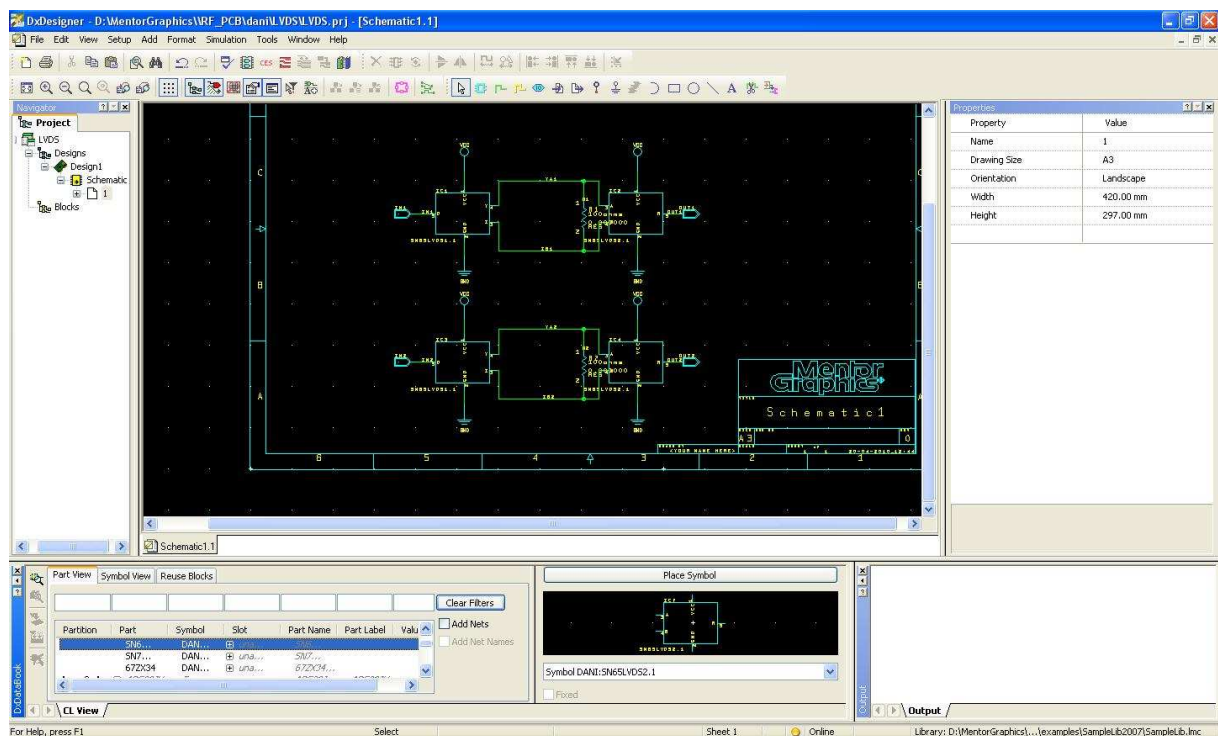
Alkatrészek

A tesztpanel elkészítéséhez szükség volt egy buszmeghajtóra a single-ended vezetékhez, valamint LVDS adóra és vevőre. Ezeket az alkatrészeket be kell berajzolni a programba. Buszmeghajtónak a Texas Instruments által forgalmazott SN74LVC1T45-es chipet választottuk, amely egy bites nem-invertáló jelátvitelt valósít meg két busz között. Az LVDS kommunikációhoz szintén a Texas-tól választottunk adót, az SN65LVDS1-et, mely egy bites, maximum 630Mbps-os sebességre képes és a hozzá tartozó vevőt, az SN65LVDS2-t, amely szintén egy bites, maximum 400Mbps-os vételi sebességre képes.

Kapcsolási rajz

A szükséges beállítások elvégzése után, létrehozhatjuk az új kapcsolási rajzunkat, elkezdhetjük a szimbólumok elhelyezését és összehuzalozását.

Elkészítettük a single-ended és az LVDS kommunikáció kapcsolási rajzait. Két-két adóra, illetve vevőre volt szükségem a szimulációkhoz. Az alábbi képen két LVDS adó, és két vevő látható (15. ábra), amely elrendezés megegyezik az első ábrán láthatóval.



15. ábra LVDS kommunikáció kapcsolási rajza

3.1.3. A layout kialakítása

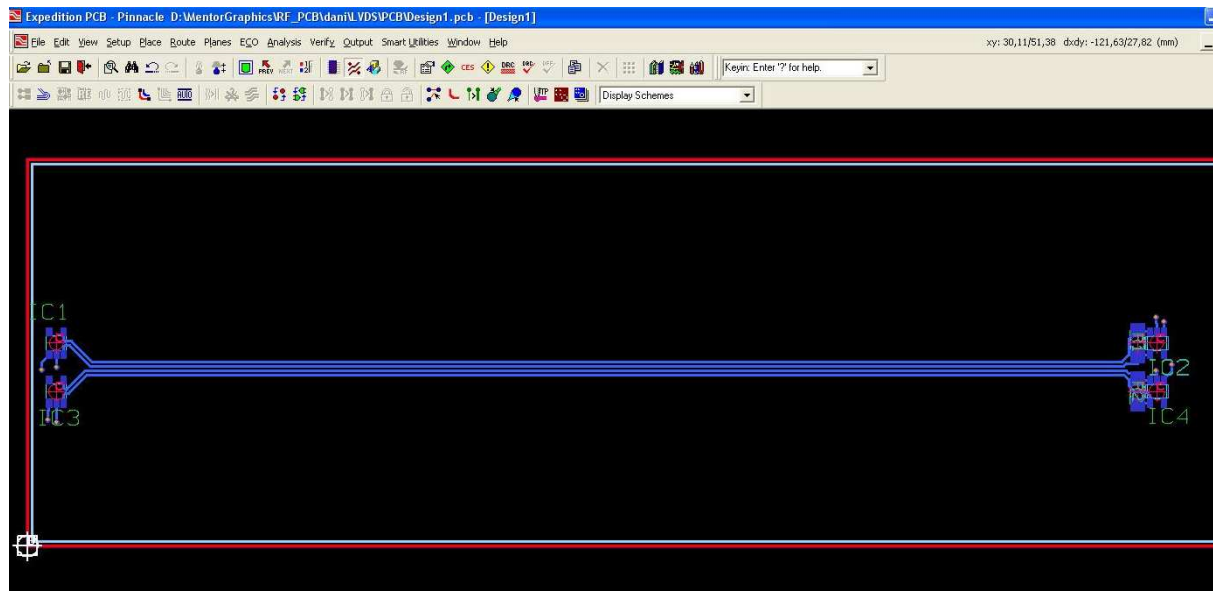
A kész kapcsolási rajzot DRC vizsgálatnak vethetjük alá, ami megmutatja számunkra, ha valahol hibát követtünk el. Amint az esetleges hibákat kijavítottuk, a Packager alkalmazással tokozhatjuk az alkatrészeket. Ezután a schematic-ot exportáljuk az ExpeditionPCB layout szerkesztőbe. Itt rögtön meg kell adnunk, hogy milyen rétegszerkezetet szeretnénk használni. Számunkra elég egy 4 rétegű NYÁK, mivel a top és bottom vezetékvezési rétegeket el kell szigetelnünk egymástól. Ezt követően a megkötés szerkesztőben

megadtuk a tényleges rétegszerkezet paramétereit, vagyis a 2 vezetékezési réteget, egy táp és egy föld síkot (7. ábra).

	Visible	Color	Pour Draw Style	Layer Name	Type	Usage	Thickness um	Er	Test Width um	Z0 ohm
1				DIELECTRIC_1	Dielectric	Solder Mask	20	3		
2	<input checked="" type="checkbox"/>	Yellow	Hatched	SIGNAL_1	Metal	Signal	17.78	3	300	52.6
3				DIELECTRIC_3	Dielectric	Substrate	200	4.7		
4	<input checked="" type="checkbox"/>	Red	Hatched	VCC	Metal	Solid Plane	35	4.7		
5				DIELECTRIC_5	Dielectric	Substrate	508	4.7		
6	<input checked="" type="checkbox"/>	Blue	Hatched	GND	Metal	Solid Plane	35	4.7		
7				DIELECTRIC_7	Dielectric	Substrate	200	4.7		
8	<input checked="" type="checkbox"/>	Orange	Hatched	SIGNAL_4	Metal	Signal	17.78	3	300	52.6
9				DIELECTRIC_9	Dielectric	Solder Mask	20	3		

7. ábra Stackup Editor

A vezetékosztályokat és megkötési osztályok beállítását követően elkezdhetjük az alkatrészek elhelyezését a panelra. Az alábbi képen (8. ábra) az imént elkészített 2 LVDS kommunikációra alkalmas elrendezés látható, a vezetékezés 15cm hosszan fut egymás mellett 100 μ m távolságban.



8. ábra LVDS layout

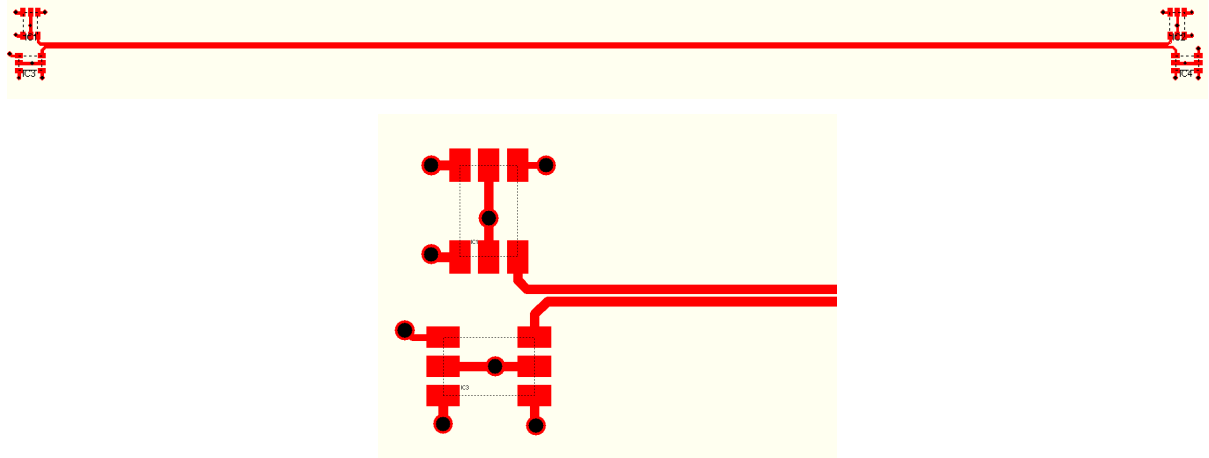
Hasonló módon elkészítettem az összes szimulációhoz szükséges NYÁK-ot.

Áthallás vizsgálata

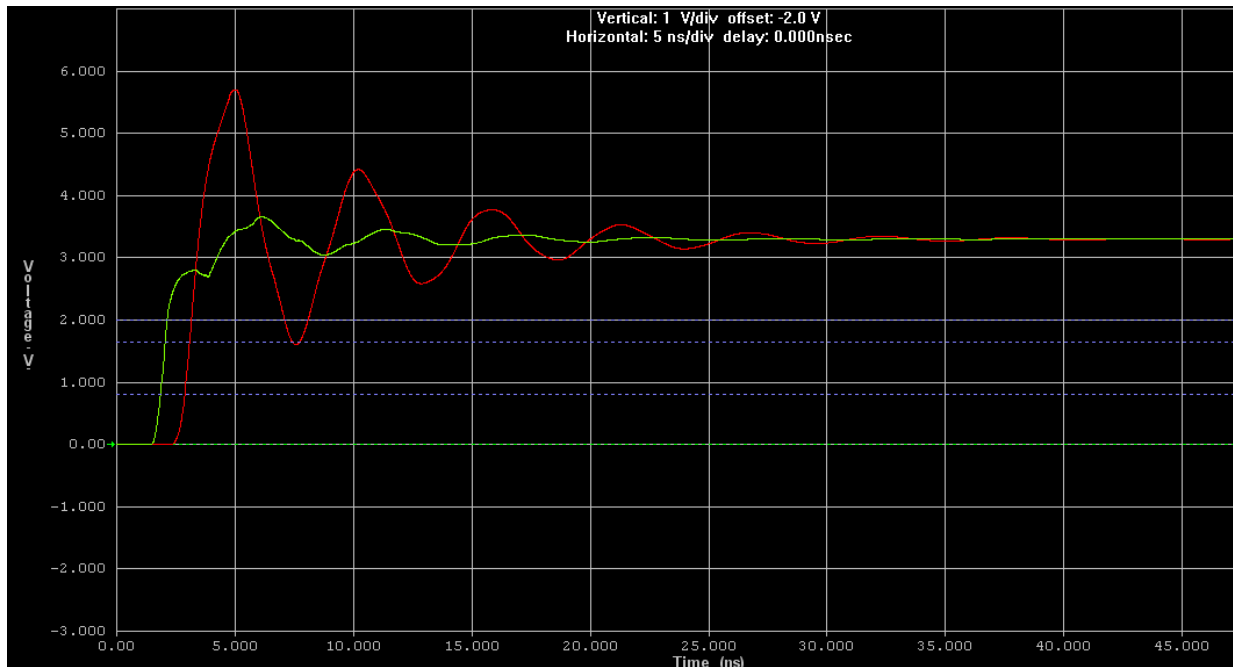
A gyakorlatban, az olyan kölcsönhatást, mely két vezeték elektromos és/vagy mágneses kapcsolata miatt jön létre egyszerűen áthallásnak szoktuk nevezni. Az áthallás egyik következménye lehet például, hogy az egyik jelvezetéken terjedő impulzus (jelváltás) a másik, közeli vezetékben kisebb nagyobb mértékű feszültségváltozást hoz létre, melynek hatására itt hibás jelszintet érzékel a vevő. Az áthallást tehát nemkívánatos jelenségnek tekintjük [4].

Miután a NYÁK tervünket exportáltuk az ExpeditionPCB-ből a HyperLynx szimulációs programba (9. ábra), az IC-k lábaihoz hozzá kell rendelnünk a megfelelő IBIS modelleket, amelyek tartalmazzák a szimulációhoz szükséges paramétereket. Engedélyeznünk kell a Crosstalk, vagyis áthallás szimulációt, ekkor a NYÁK-on megjelennek azok a vonalak, amelyeken az előre beállított értéktől nagyobb mértékű az áthallás. Kiválasztjuk azt a vezetékét, amelyet vizsgálni szeretnénk és a digitális oszcilloszkóp segítségével végrehajtjuk a szimulációt. Mivel a NYÁK tervezésekor nem alkalmaztunk megfelelő lezárásokat, ezért azt tapasztaljuk, hogy nagymértékű túllövés keletkezik, mely lassan csillapodik, emiatt nagy a

beállási ideje (10. ábra). Ezért szükséges megfelelő típusú lezárást elhelyeznünk, mely értékét a program segítségével is meghatározhatjuk és elhelyezhetjük a NYÁK-on.

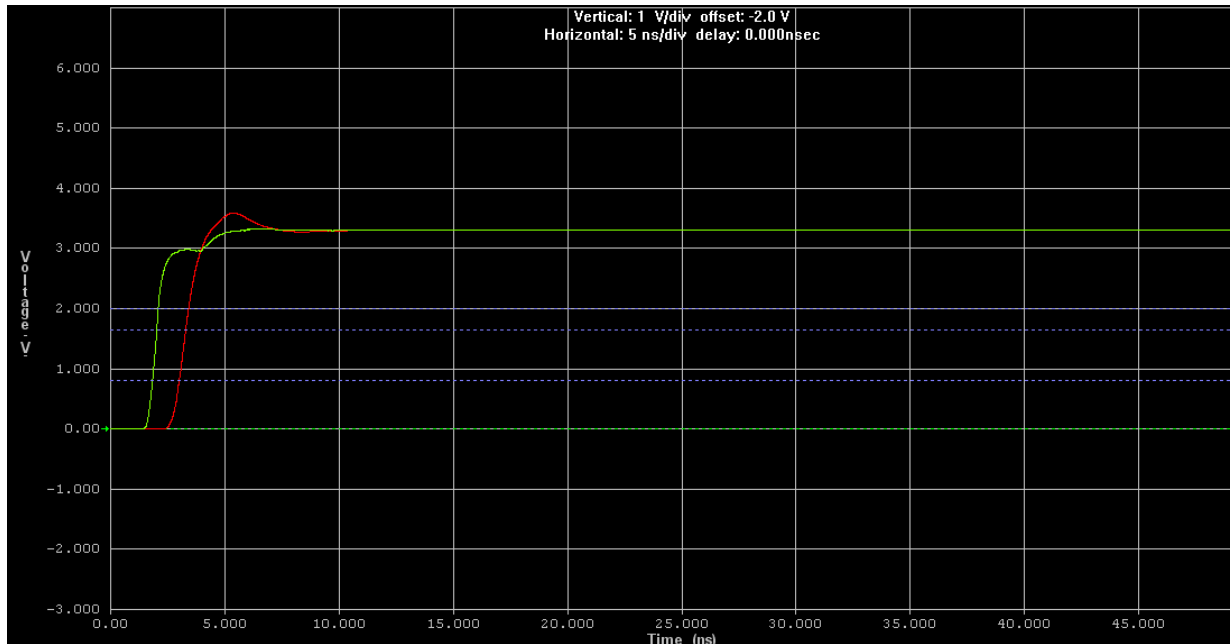


9. ábra NYÁK a HyperLynx-ben



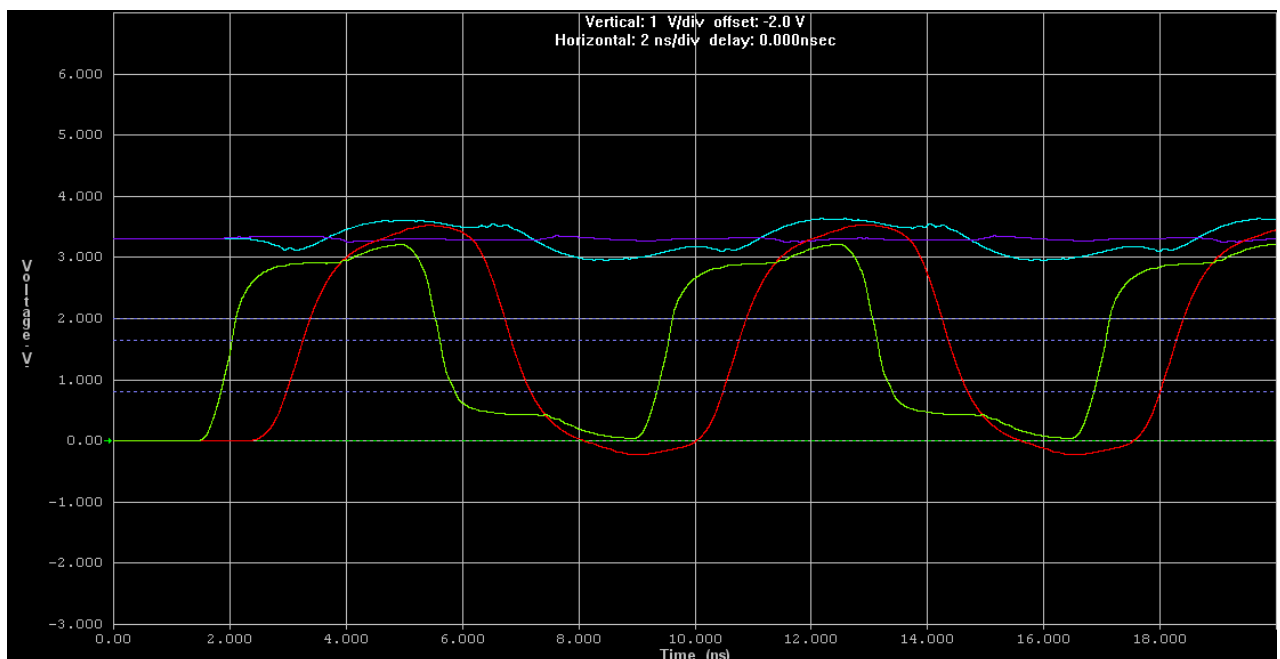
10. ábra Túlvezérelt vezeték

Ezután lefuttatva a szimulációt megfelelő mértékű túllövést és beállási időt kapunk (11. ábra).



11. ábra Megfelelően lezárt vezeték

Az 1-es IC kimeneti lábát Stuck high módba állítom, ezáltal végig logikai 1-est, azaz 3.3V feszültséget ad ki, ő lesz az úgynevezett victim (áldozat), akin az áthallás mértékét fogom vizsgálni. A 2-es IC-n oszcilláló 133MHz-es 50%-os kitöltésű négyszögjelet állítottam be, ő lesz az agresszor, aki kifejti hatását a másik vezetékre. Újbóli futtatás után a szimulációs eredményen látszik az áthallás mértéke (12. ábra).



12. ábra Single-ended kommunikáció áthallás szimulációja

Az 1-es IC kimeneti lábán a feszültség 3.24V és 3.36V között változik, 111.8mV peak-to-peak az ingadozás. Igazából nem ez az eredmény a fontos számunkra, hiszen ő az adó. A vevő IC-n a feszültség 2.95V és 3.61V között változik, vagyis 683.8mV az ingadozás, ami nagyon jelentős.

Ugyanezt a szimuláció elvégeztem úgy is, hogy a vezetők 125 μ m és 150 μ m távolságra voltak egymástól.

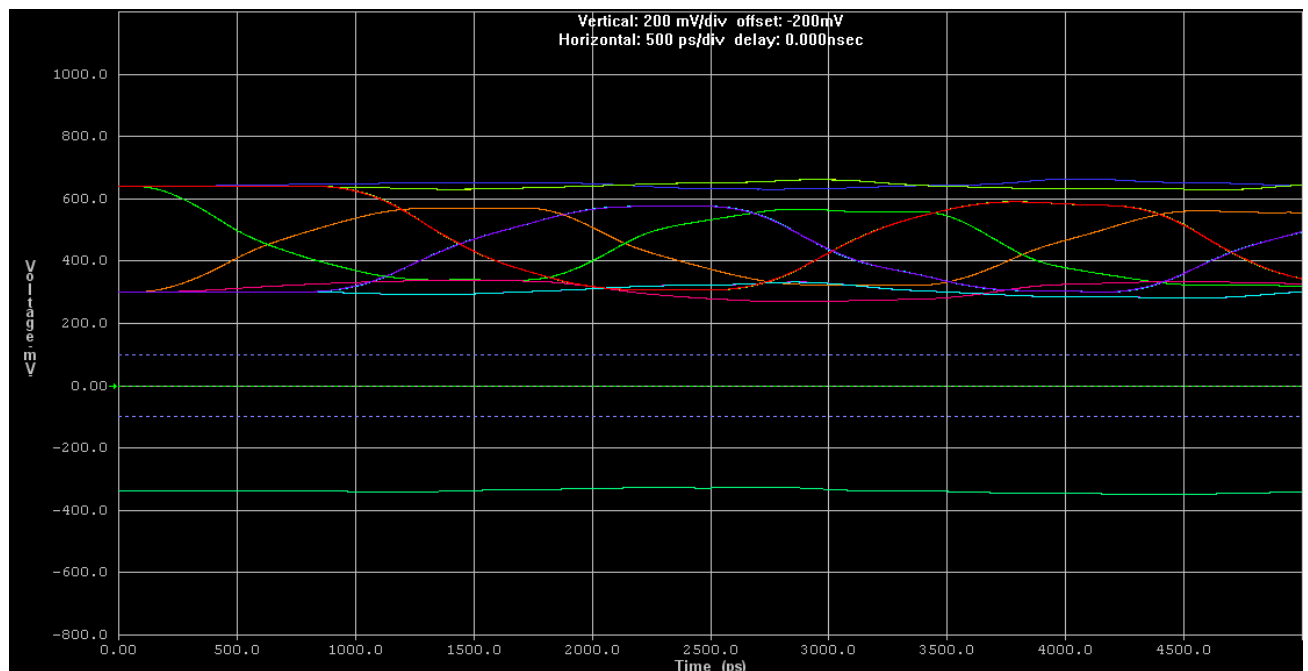
125 μm -en 2.99V és 3.60V között változott a feszültség, vagyis 601.9mV-ot.

150 μm -en 3.03V és 3.56V között változott a feszültség, vagyis 529.9mV-ot.

Látható, hogy ahogyan távolítjuk el egymástól a vezetékeket csökken az áthallás, mint azt el is vártuk.

Ezután következett az LVDS kommunikáció szimulációja. Az első adó Y lábát folyamatos logikai 1-es szinten, Z lábát folyamatos logikai 0 szinten tartottam, miközben a második adón 300MHz 50%-os kitöltésű oszcilláló négyszögjelet adtam ki.

100 μm távolságban a victim vevő A lába aminek folyamatos 640mV-ot kellett volna lennie 629mV és 661mV között változott, ami csupán 32mV peak-to-peak. A B láb melynek folyamatos 300mV-ot kellett volna kapnia 281mV és 333mV feszültség között mozgott, ami 52mV-os ingadozást jelent, ami igaz nagyobb, mint az A lábon, de még mindig nem jelentős (13. ábra). Ha a két lábon ellentétes irányba változik a feszültség, még akkor sem éri el a 100mV-os különbséget.

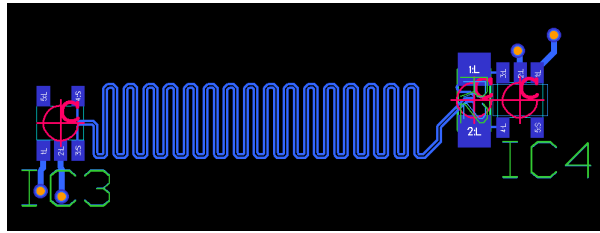


13. ábra LVDS kommunikáció áthallás szimulációja

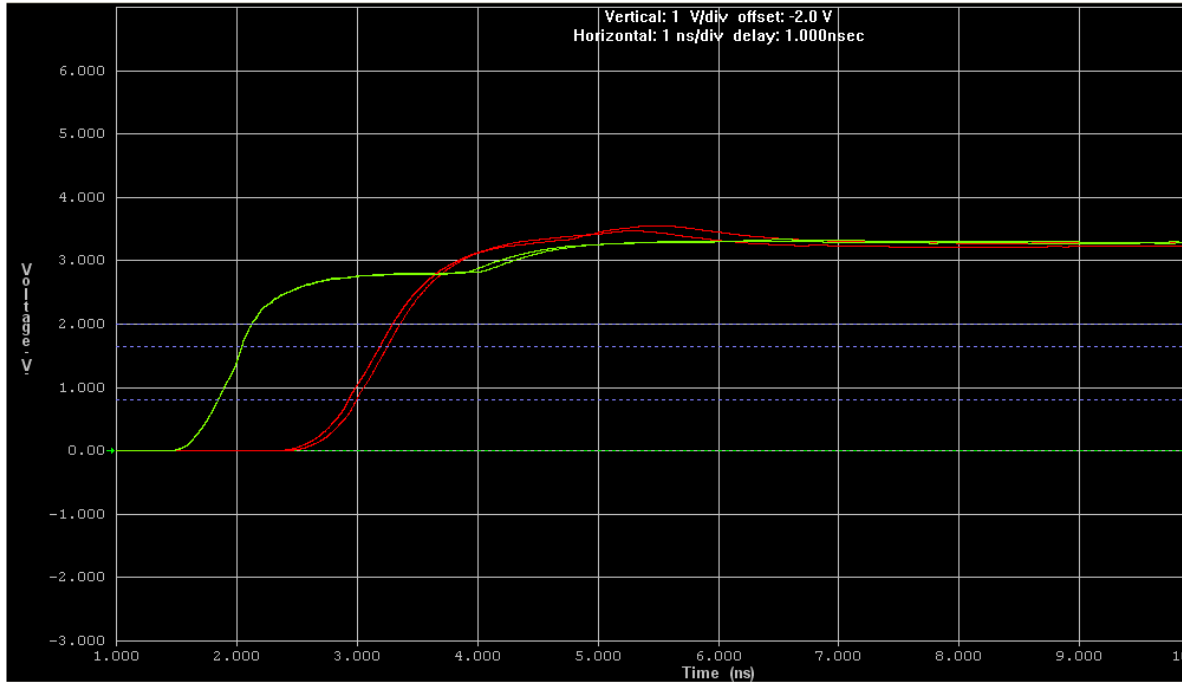
A single-ended és az LVDS kommunikáció áthallás szimulációit összehasonlítva megállapíthatjuk, hogy az differenciális jelvezetés sokkal immunisabb az áthallásokkal szemben. Hiszen még 100 μm távolságban sem elég nagy a zavar ahhoz, hogy a jelünket érdemben befolyásolni tudja és ezáltal a vevőnél esetleg hibás jelszintet érzékeljünk. Fontos megjegyezni, hogy a szimulációban csak egy agresszor-t alkalmaztunk, egy valódi rendszerben sokkal több van jelen, emiatt az áthallási problémákkal komolyan kell foglalkoznunk.

4.2. Terjedések közti időbeli különbségek

A következő szimulációhoz szükségem volt egy 15cm hosszú egyenes vezetőre, illetve egy ugyanilyen hosszú, de nagyon kanyargósra (14. ábra). A vezetéket különböző vastagságokon teszteltem, 100 μm -tól 500 μm -ig. A single-ended jelátvitel esetében 100 μm -es vastagságon nem volt mérhető különbség a két jelátvitel idejében, ám ahogy növeltem a vastagságot nőtt a különbség is. 500 μm -en már jelentősebb majdnem 100ps-os különbség keletkezett (15. ábra).

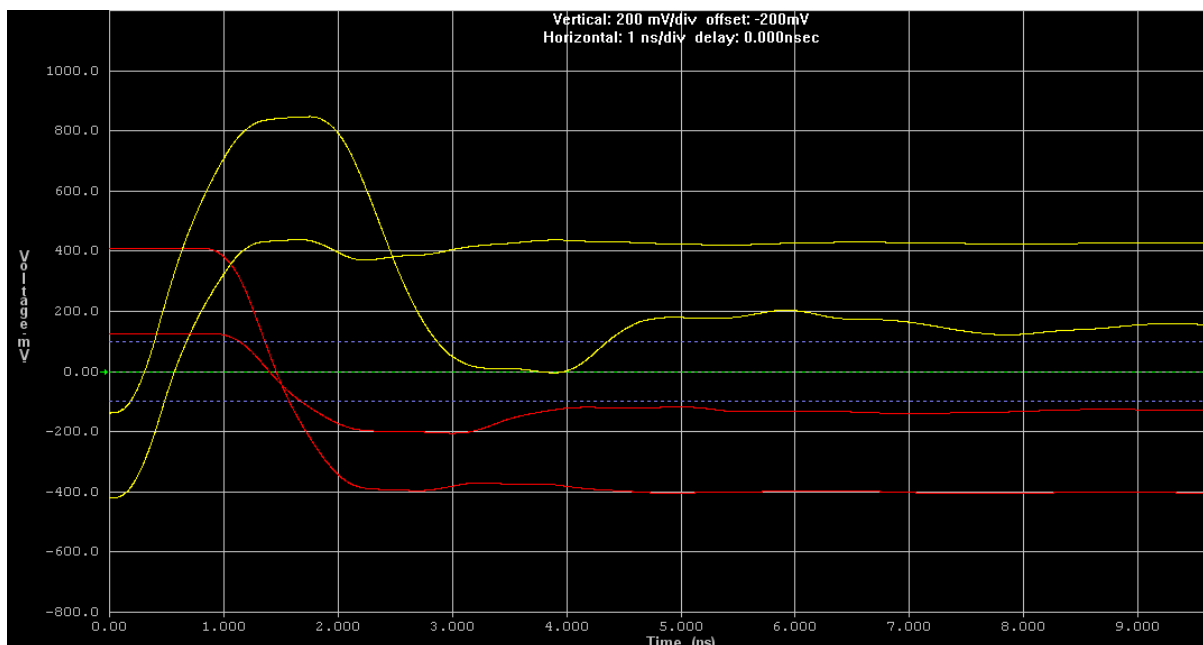


14. ábra Kanyargó LVDS vezeték

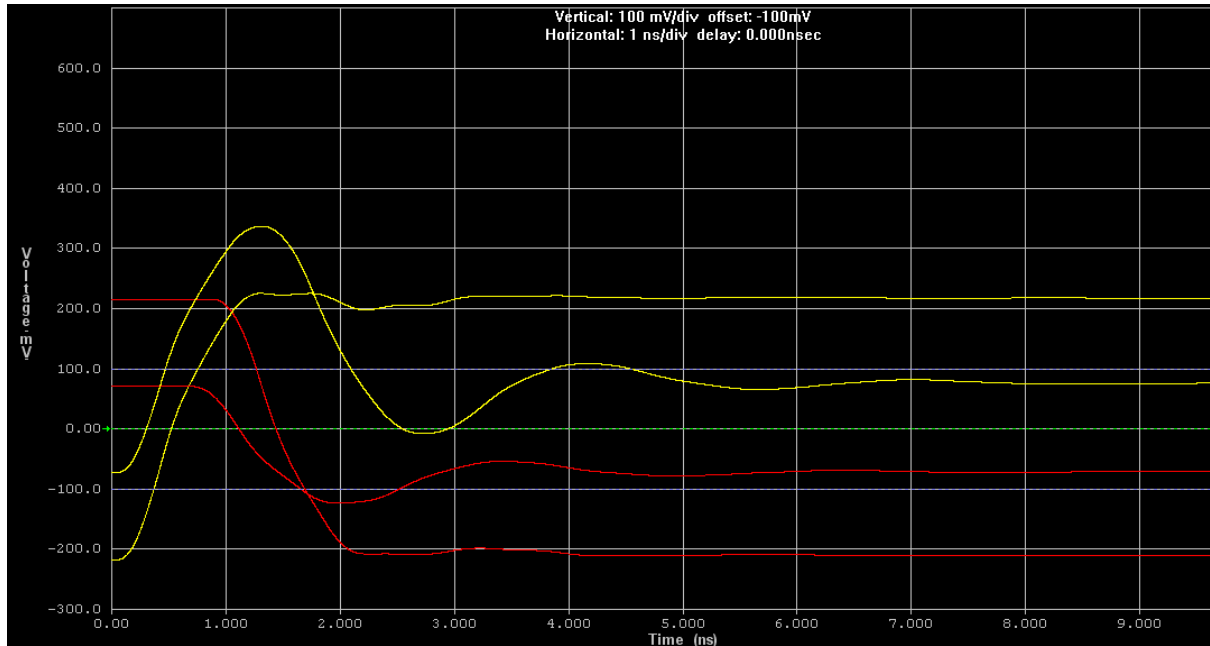


15. ábra Single-ended terjedési különbség

LVDS kommunikációnál sokkal jelentősebb különbségek keletkeztek, már a program által kiszámolt lezáró ellenállások értékei is nagyban eltértek, emiatt torzult a jel alakja és a beállási ideje is romlott (16. ábra). A $100\mu\text{m}$ -es vezetőszélességű szimulációs eredmények is igazolják, hogy el kell kerülnünk a kanyargós vezetőt differenciális jelátvitel esetében.



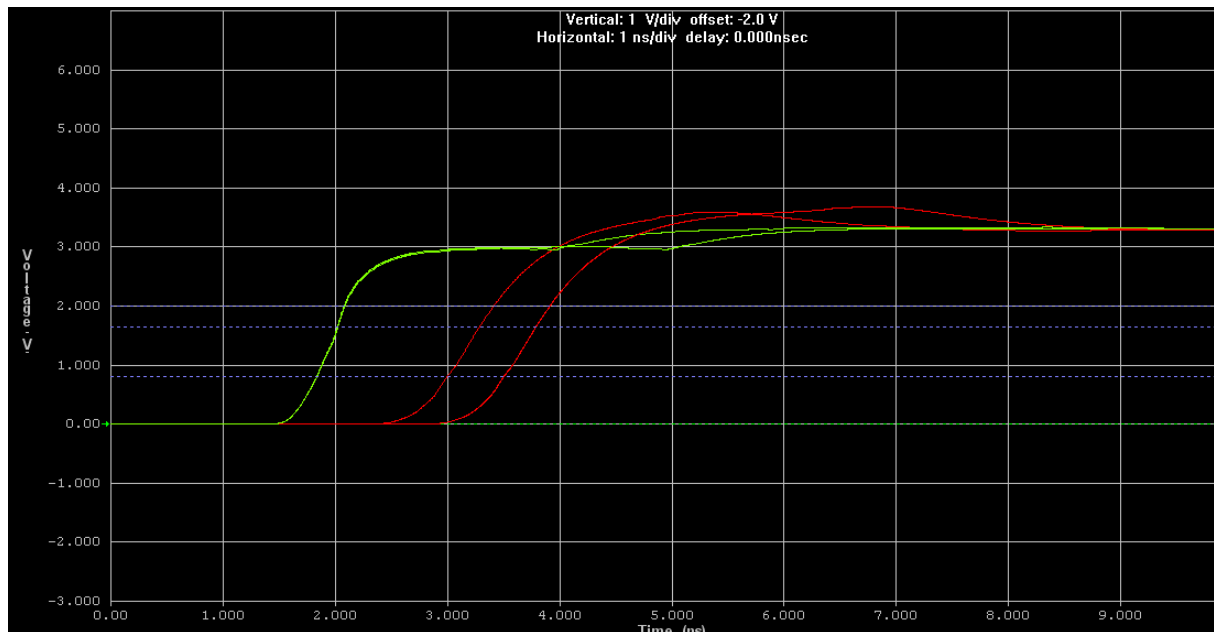
16. ábra LVDS terjedési különbség 100 μ m-es vezetével



17. ábra LVDS terjedési különbség 500 μ m-es vezetével

4.3. Viák terjedési idejének kimérése

A következő szimulációs elrendezésben egy referencia egyenes vezetón és mellette, egy ugyanolyan hosszú, de sok vián keresztülhaladó vezetón terjedő jel közti időbeli különbséget mértem, és ebből következtettem az egyes viák késleltetésére (18. ábra). Egy 15cm-es szakaszon 72 viát helyeztem el top és bottom réteg közt oda vissza. A két vezetó közti átviteli különbség 500ps, ami azt jelenti, hogy egy via 6.95ps késleltetést okoz.



18. ábra Viák okozta delay

Összefoglalás

A szimulációs eredmények alátámasztották feltételezéseinket, miszerint a differenciális jelvezetés áthallásokkal szemben sokkalta immunisabb a single-ended-nél, viszont nagyon

oda kell figyelniük a huzalozás útvonalára, lehetőleg kerülnünk kell az éles töréseket, kanyarokat, mert a jel látványosan nagyobb késleltetést szenved el, valamint alakja torzul, és beállási ideje is megnövekszik. Az eredmények tükrében kijelenthetjük, hogy sok vián keresztül sem célszerű átvinni az egyes vezetőket, törekedniük kell az egy rétegen való huzalozásra, vagy minél kevesebb számú via használatára, mert az összeadó késleltetések nagy frekvencián komoly problémákat okozhatnak.

Irodalomjegyzék

- [1] Mentor Graphics - *Printed Circuit Board Design Course Laboratory Instruction; Politechnika Śląska w Gliwicach, Instytut Elektroniki, Zakład Podstaw Elektroniki* - Pre-Layout Analysis with HyperLynx
- [2] Dr. Selmeczi Kálmán, Schnöller Antal - *Villamosságtan*, Műszaki könyvkiadó, Budapest, 1985
- [3] Simonyi Károly - *Elméleti villamosságtan*, Tankönyvkiadó, Budapest, 1991
- [4] Eric Bogatin - *Signal Integrity – Simplified*, Prentice Hall, USA, 2004 [5] Stephen H. Hall, Garrett W. Hall, James A. McCall: *High-Speed Digital System – A Handbook of Interconnect Theory and Design Practice*, John Wiley & Sons, Inc. USA, 2000
- [6] Horward Johnson, Martin Graham - *High-Speed Digital Design – A Handbook of Black Magic*, Prentice Hall, New Jersey, USA, 1993
- [7] Clyde F. Coombs - *Printed Circuits Handbook*, 6th edition, McGraw-Hill, USA, 2008
- [8] Nagyfrekvenciás digitális rendszerek komplex tervezése .c tárgy előadás jegyzetei (<http://www.eet.bme.hu/~szucs>)

Tartalomjegyzék

1. Bevezetés.....	1
2. Low Voltage Differential Signaling (LVDS) - Kisfeszültségű Differenciális Jelvezetés.....	1
2.1. LVDS adatátviteli módok.....	2
2.2. Az LVDS vevők típusai	3
2.3. A Data-Strobe kódolás	3
Nyomtatott áramköri panel tervezése.....	3
Alkatrészek.....	4
Kapcsolási rajz	4
3.1.3. A layout kialakítása.....	4
Áthallás vizsgálata.....	5
4.2. Terjedések közti időbeli különbségek.....	8
4.3. Viák terjedési idejének kimérése.....	10
Összefoglalás.....	10
Irodalomjegyzék.....	11
Tartalomjegyzék.....	11